



Метод послойного декодирования QC-LDPC-кодов с постоянной выходной пропускной способностью (ZLayer)

П. С. Поперечный^а, канд. техн. наук, ведущий инженер, orcid.org/0009-0008-8127-9854, yncherepop@mail.ru
В. В. Хрусталева^б, аспирант, orcid.org/0009-0003-8742-1878

^аООО «КНС Групп», Рождельская ул., 15, стр. 15, Москва, 123376, РФ

^бСанкт-Петербургский государственный университет аэрокосмического приборостроения, Б. Морская ул., 67, Санкт-Петербург, 190000, РФ

Введение: при использовании QC-LDPC-кодов требования к зависимости пропускной способности аппаратного декодера от длины кода различаются. Например, для Solid State Drive выгодно, чтобы пропускная способность декодера была постоянной для разных длин кода. Однако существующие алгоритмы декодирования QC-LDPC имеют линейную зависимость между размером кода и пропускной способностью. **Цель:** модифицировать метод декодирования QC-LDPC-кодов таким образом, чтобы он обеспечивал постоянную выходную пропускную способность декодирования. **Результаты:** предложена модификация метода послойного декодирования, заключающаяся в изменении способа формирования слоев и их количества. Каждый слой сформирован из компонент классических слоев. Количество слоев определяется коэффициентом расширения Z для QC-LDPC-кода, а размер слоя — количеством строк базового графа QC-LDPC-кода. В связи с этим мы назвали метод ZLayer. Увеличение количества слоев с увеличением длины кода позволяет сохранять постоянную выходную пропускную способность аппаратуры, реализующей метод. Предложена микроархитектура аппаратного ZLayer-декодера. Проведенный анализ корректирующей способности предлагаемого метода и декодера показал улучшение по сравнению с классическим послойным декодированием на 0,3 дБ. Представлены оценки корректирующей способности метода при использовании коэффициентов масштабирования и смещения, а также результаты подбора этих коэффициентов для различных параметров QC-LDPC-кода, применяемого в мобильных сетях пятого поколения. **Практическая значимость:** представленное решение предлагается использовать в системах с QC-LDPC-кодированием, где требуется постоянная пропускная способность. Увеличение корректирующей способности по сравнению с общепринятым решением также положительно скажется на общей эффективности системы с QC-LDPC.

Ключевые слова — помехоустойчивое кодирование, коды с малой плотностью проверок на четность, послойное декодирование, аппаратный декодер, QC-LDPC, постоянная пропускная способность.

Для цитирования: Поперечный П. С., Хрусталева В. В. Метод послойного декодирования QC-LDPC-кодов с постоянной выходной пропускной способностью (ZLayer). *Информационно-управляющие системы*, 2026, № 4, с. 41–51. doi:10.31799/1684-8853-2026-4-41-51, EDN: HPKSPY

For citation: Poperechny P. S., Khrustaleva V. V. Method for layer-by-layer decoding of QC-LDPC codes with constant output throughput (ZLayer). *Informatsionno-upravliaiushchie sistemy* [Information and Control Systems], 2026, no. 4, pp. 41–51 (In Russian). doi:10.31799/1684-8853-2026-4-41-51, EDN: HPKSPY

Введение

При передаче и хранении информации возникают ошибки, вызванные внешними помехами и несовершенством микросхем памяти. Эффективным способом борьбы с ошибками является использование помехоустойчивых кодов, которые за счет добавления к передаваемым сообщениям некоторого количества дополнительных символов, называемых контрольными, проверочными или избыточными, позволяют обнаруживать и (или) исправлять ошибки. Для добавления проверочных символов (избыточности) применяются помехоустойчивые кодеры, а для исправления ошибок — помехоустойчивые декодеры [1–5].

В теории помехоустойчивого кодирования существует большое количество различных классов кодов и методов их декодирования. Однако требования современных систем связи и хранения информации, такие как простота декодирования

мягких решений и простота поддержки различных длин кодовых слов, существенно ограничивают многообразие помехоустойчивых кодов. Для высокопроизводительных систем связи и хранения информации фактически стандартом стало применение кодов LDPC (Low Density Parity Check), а точнее их подкласса, квазициклических LDPC (QC-LDPC). LDPC-коды применяются в мобильных сетях 3GPP NR 5G, WLAN и WiMAX [6–10], а также в спутниковых системах DVB-S2 и NASA GSFC [11, 12]. Кроме этого, LDPC-коды используются в современных высокопроизводительных твердотельных накопителях (Solid State Drive, SSD) [13–15].

Причинами высокой популярности QC-LDPC-кодов являются следующие их особенности: относительно простая аппаратная реализация QC-LDPC-декодера, возможность обработки мягких решений (декодирование на основании LLR — логарифма отношения правдоподобия), поддержка

одним универсальным аппаратным декодером разных кодов (с разной длиной, задаваемой при помощи коэффициента расширения Z) и возможность частично параллельного декодирования символов.

Высокая популярность QC-LDPC-кодов привела к появлению большого количества исследований и разработок, связанных с реализацией аппаратных высокопроизводительных декодеров. Предлагаемые в работах декодеры ориентированы авторами под определенный стандарт. Следует заметить, что, кроме явных характеристик кода, таких как длина и базовый граф (проверочная матрица), стандарт накладывает требования и на пропускную способность. При этом пропускная способность задается не единым числом (значением), а зависимостями ее значений от длины и скорости кода. Для разных стандартов связи и применений данная зависимость может сильно различаться. Это приводит к тому, что удачная архитектура декодера для одного применения может совершенно не годиться для другого применения. В частности, для хранения данных (SSD-дисков) удобен декодер, пропускная способность которого не зависит от размера страницы памяти, а для многих систем передачи информации требуется линейный рост пропускной способности в зависимости от длины слова.

Например, в работе [16] приводится описание частично параллельного декодера для 5G. Особенностью данной реализации является возможность одновременного декодирования нескольких коротких слов, что позволяет компенсировать падение пропускной способности при декодировании короткого слова. К недостаткам реализации следует отнести высокую сложность, в связи с чем предлагается уменьшить максимальный размер кодового слова, обрабатываемого декодером, в четыре раза по сравнению с поддерживаемым стандартом.

Аналогичный подход описан в работе [17]. Его авторы отмечают, что для коротких кодов при классическом послойном декодировании используется лишь 0,5 % аппаратной части декодера, что приводит к многократному падению пропускной способности при декодировании коротких кодов. Предлагается архитектура с возможностью переиспользовать аппаратные ресурсы для одновременного декодирования нескольких коротких слов. При этом график зависимости пропускной способности от длины кода имеет пилообразный вид (см. рис. 9 в [17]). К недостаткам данной реализации можно отнести двукратную разницу между пропускными способностями при различных длинах кода.

В работах [18, 19] представлены декодеры с послойным декодированием. Пропускная способность при такой реализации линейно зависит

от длины кодового слова. Особенностью работы [18] является обработка двух уровней одновременно (когда они ортогональны), а в работе [19] предложен универсальный декодер под различные беспроводные стандарты (WLAN, WiMAX, 5G NR).

В работе [20] предложены четыре декодера с одинаковыми длинами для SSD-дисков. Изменение параметров кода декодерами не поддерживается.

Высокопроизводительная реализация QC-EG-LDPC-декодера для флеш-памяти приведена в работе [21]. Изменение параметров данного декодера также не поддерживается.

Таким образом, анализ перечисленных работ показал отсутствие архитектуры LDPC-декодера с постоянной выходной пропускной способностью, не зависящей от длины кода. Некоторые исследователи пытались реализовать подобный декодер путем переиспользования части аппаратных ресурсов для одновременного декодирования нескольких кодовых слов. Однако при таком подходе график пропускной способности является горизонтальным пилообразным вокруг некоторого среднего значения. Причем возникает двукратная разница между максимальной и минимальной пропускной способностью. Также, как показано в работах, для классического послойного QC-LDPC-декодера разница в пропускных способностях, зависящих от длины кода, может измеряться десятками раз.

В данной работе предлагается декодер QC-LDPC-кода с постоянной выходной пропускной способностью. Такое свойство декодера будет полезно в части практических применений, а именно в SSD-контроллерах, что позволит универсально использовать один контроллер с различными микросхемами памяти или вариативно менять длину кода в страницах памяти для увеличения корректирующей способности. При этом пропускная способность SSD будет сохраняться.

Послойное декодирование QC-LDPC-кодов

Исторически первый алгоритм мягкого декодирования LDPC-кодов предложил их автор Р. Галлагер. Алгоритм получил название распространения доверия (Belief Propagation, BP) [22]. Идея алгоритма заключается в последовательной передаче сообщений о надежности между проверочными и символьными узлами в графе Таннера. Данный подход оказался возможен благодаря главному свойству LDPC-кодов — низкой плотности проверок на четность в них. Это позволило использовать каждую проверку независимо от остальных, с некоторым допущением.

В исходной версии алгоритма для вычисления апостериорных LLR в проверочных узлах требуется вычисление произведения гиперболических тангенсов и последующее сложение их при переходе к символьным вершинам. Исходя из этих двух операций алгоритм получил название суммы произведений (Sum Product, SP) [22]. Впоследствии для уменьшения вычислительной сложности была предложена аппроксимация произведения гиперболических тангенсов с использованием минимального значения среди входящих LLR в проверочный символ. Алгоритм, основанный на данной аппроксимации, получил название минимума суммы (Min Sum, MS) [23], так как при обработке проверочных вершин вычислялся минимум, а при обработке символьных вершин, как и в исходной версии, — сумма. Дальнейшие модификации алгоритма MS, такие как Normalized, Offset и различные их комбинации, позволили приблизить результат аппроксимации к исходному алгоритму BP.

На практике длины LDPC-кодов достигают тысяч или даже десятков тысяч бит (как, например, в 5G NR). Кроме этого, известно, что особенно эффективны нерегулярные LDPC-коды (те, у которых количество связей между различными проверочными и символьными вершинами многократно различается). В частности, в 5G используется нерегулярный код, что при аппаратной реализации приводит к крайне сложной схеме коммутации между вычислительными узлами и памятью. Для решения этой проблемы был предложен послойный (Layer) метод декодирования LDPC-кодов.

Идея послойного декодирования LDPC заключается в том, что каждая итерация классического BP-алгоритма разбивается на подытерации (слои) [24, 25]. Одной подытерацией (слоем) считается обработка одной строки проверочной матрицы (или базового графа в случае QC-LDPC). Алгоритм послойного декодирования модифицирует вектор апостериорных LLR сразу после обработки слоя, не дожидаясь обработки всей матрицы. Благодаря послойному декодированию в несколько раз увеличивается сходимость алгоритма по сравнению с классическим BP. При этом на сходимость алгоритма и его корректирующую способность начинает влиять порядок обхода слоев. Такое послойное декодирование существенно расслабляет требования к системе коммутации и упрощает аппаратную реализацию, так как достаточно обеспечить связи лишь для одного слоя, а не для всей проверочной матрицы кода целиком.

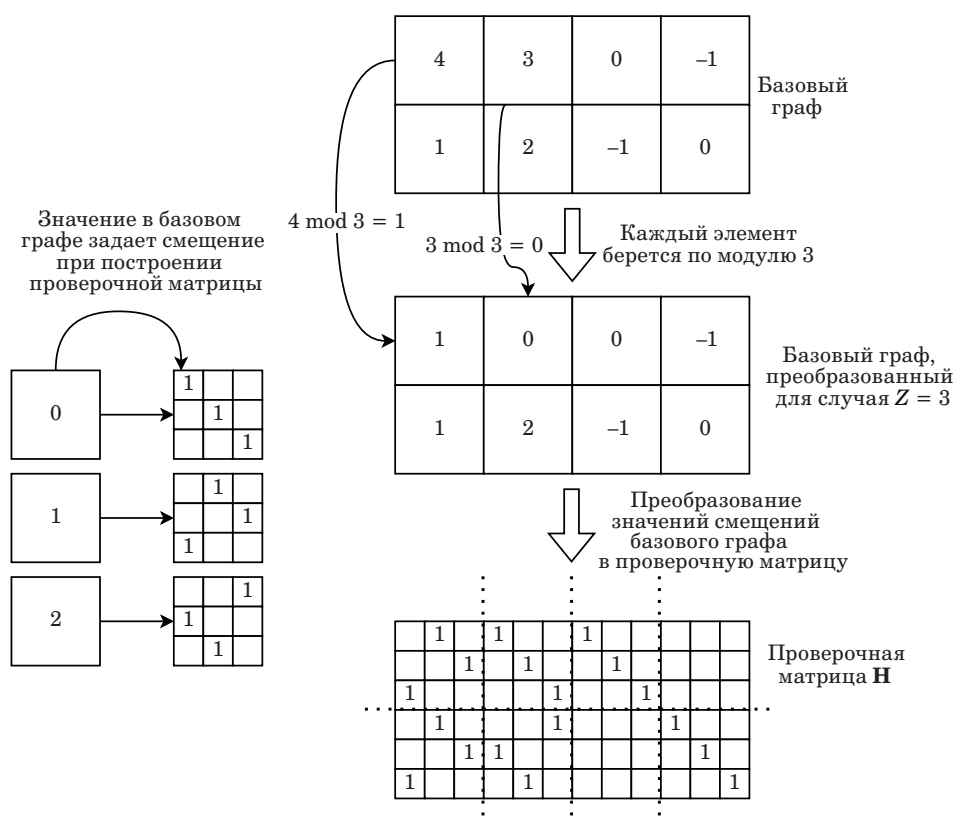
Важным требованием современных систем связи и хранения информации к помехоустойчивому декодеру является возможность гибкого (программного) изменения размера кода и его скорости.

Например, в 5G NR используется 102 разных LDPC-кода, а их длина меняется от сотен до десятков тысяч бит. Для поддержки различных длин на практике применяется квазициклическая модификация LDPC-кодов (QC-LDPC). Основой QC-LDPC-кода является базовый граф (базовая проверочная матрица). Данная матрица состоит из чисел, которые задают циклические сдвиги единичной матрицы некоторого размера Z . Значение Z в QC-LDPC-кодах называется коэффициентом расширения (lifting factor). Значение -1 в базовой матрице задает нулевую матрицу размера Z . Благодаря изменению Z меняется длина кода. В случае если значение циклического сдвига в базовом графе превышает текущее значение Z , то используется остаток от деления значения сдвига на Z . Пример построения проверочной матрицы из базового графа для QC-LDPC-кода показан на рис. 1. На первом этапе базовый граф адаптируется для заданного коэффициента расширения. Для этого циркулянты матрицы (значения сдвига) из базового графа берутся по модулю коэффициента расширения Z (в примере — по модулю 3). На втором этапе выполняется подстановка единичных матриц с заданным смещением. Пустые элементы базового графа (обозначенные -1) заполняются нулевой матрицей $Z \times Z$. Как видно, для QC-LDPC-кода вес каждого столбца одного слоя не превышает 1. Это позволяет гарантированно избегать конфликтов между символами при обработке слоя.

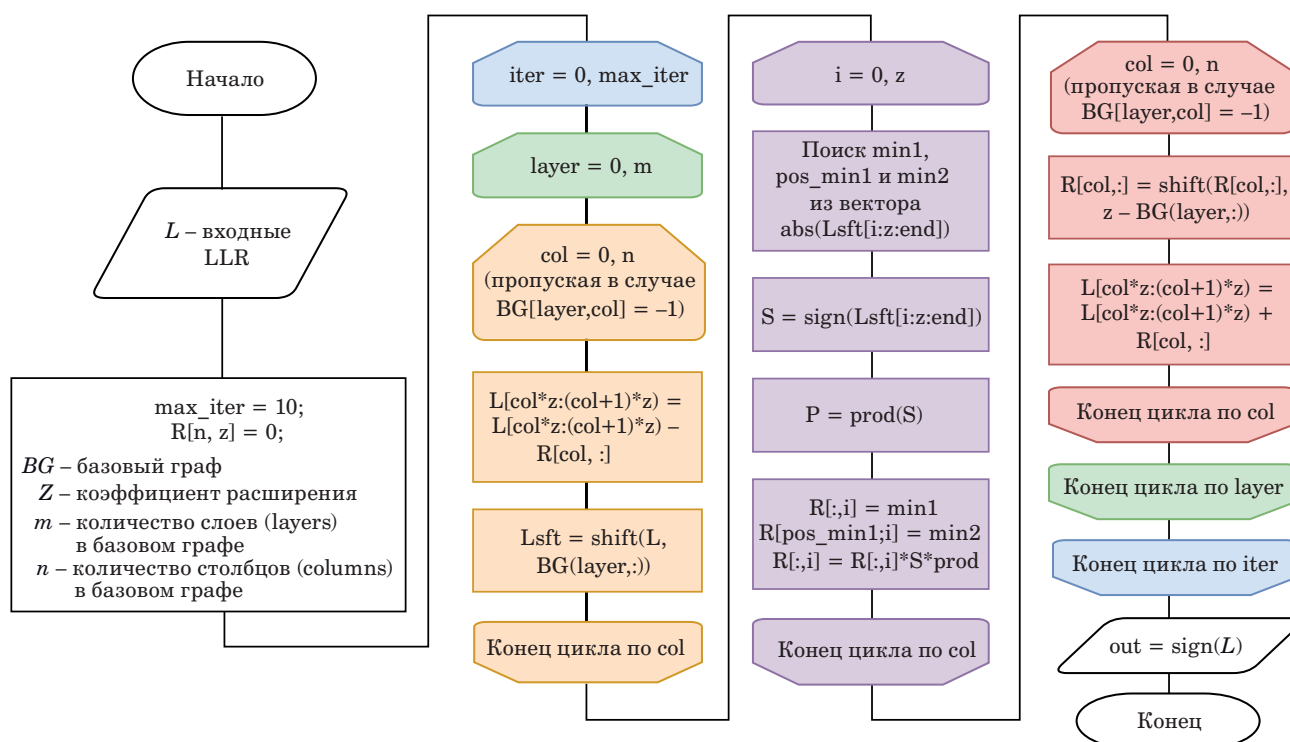
Алгоритм послойного декодирования QC-LDPC-кодов (рис. 2) состоит из двух основных вложенных циклов: внешнего цикла по итерациям (голубой цвет) и внутреннего цикла по слоям (зеленый цвет). При обработке каждого слоя внутри цикла по слоям выполняется три основных действия (каждое в своем отдельном подцикле).

Вычитание из входных в слой LLR (L) значений, на которые были изменены LLR (L) после обработки данного слоя на предыдущей итерации (желтый цвет) (разница, полученная после вычитания, обозначается R (от англ. Residual)). Для удобства дальнейшей обработки данного слоя производится циклический сдвиг элементов базового графа. Операции выполняются в цикле для каждого элемента слоя с единичной матрицей (когда значение сдвига в базовом графе не равно -1).

Выполнение операции $\min$ (фиолетовый цвет). Для каждой строки проверочной матрицы из слоя (цикл по Z) производится поиск первого и второго минимального абсолютного значения L . Вычисляется вектор знаков и результат перемножения знаков. Так как в алгоритме BP при расчете надежности символа не учитывается его значение, то первый найденный минимум подставляется для всех элементов, кроме элемента, где этот первый минимум был найден.



■ **Рис. 1.** Пример построения проверочной матрицы из базового графа
 ■ **Fig. 1.** An example of constructing a parity-check matrix from a base graph



■ **Рис. 2.** Блок-схема классического послойного алгоритма декодирования
 ■ **Fig. 2.** Block diagram of the classical layered decoding algorithm

На позицию первого минимума подставляется второй минимум. Похожее действие производится при формировании знака. Так как знак R должен содержать в себе произведение знаков L , за исключением текущего, то для этого достаточно однократно вычислить произведение всех знаков и умножить это произведение на знак текущего L .

Выполнение операции sum (красный цвет). Производится обратный сдвиг элементов слоя (цикл по элементам слоя с единичными матрицами). После выполнения сдвига значения апостериорных вероятностей для символов модифицируются на рассчитанное на предыдущем этапе значение R .

Жесткий выход декодера соответствует знакам полученных после декодирования апостериорных LLR (L). Дополнительно, на каждой итерации, после декодирования всех слоев может быть добавлен механизм досрочного завершения декодирования, например на основании синдрома.

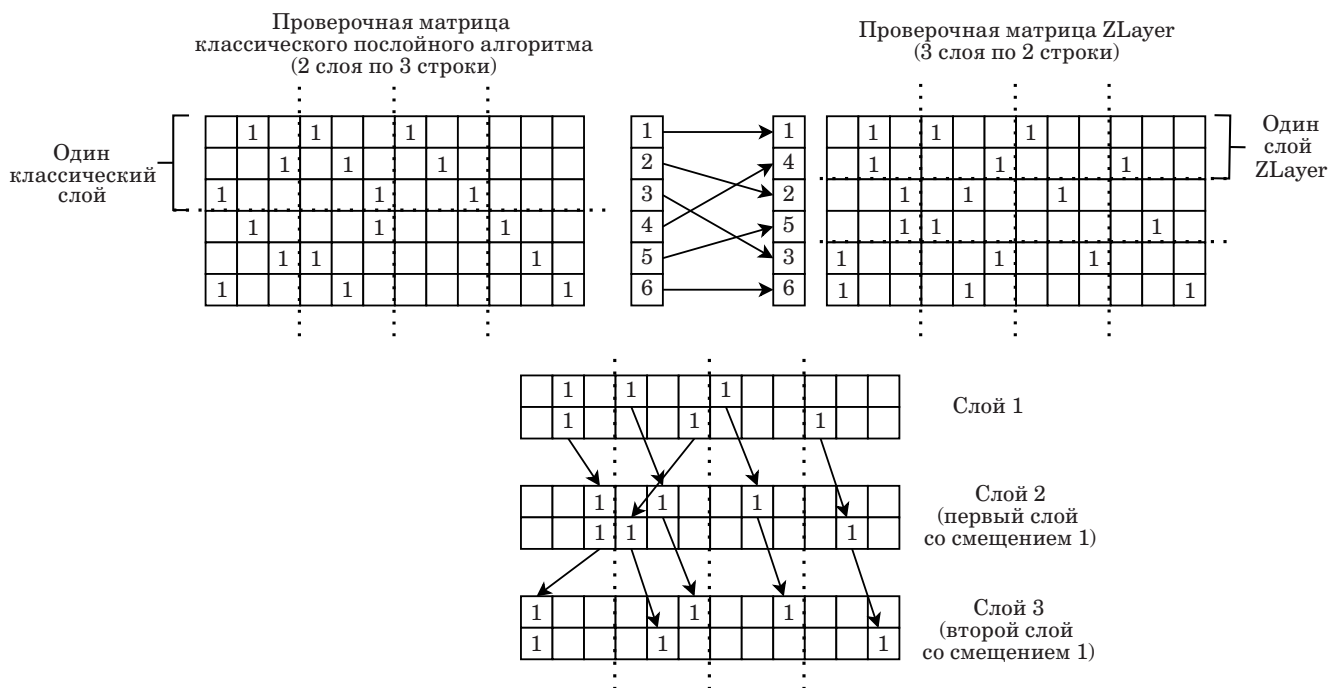
Модифицированный алгоритм послойного декодирования ZLayer

Пропускная способность классического послойного декодера QC-LDPC-кода, как правило, прямо пропорциональна Z . Это связано с тем, что аппаратный декодер параллельно обрабатывает каждую из Z строк слоя, т. е. обрабатывает слой всегда за фиксированное время вне зависимости от Z .

Предлагается модификация классического послойного декодера, заключающаяся в формировании не k слоев (где k — количество строк базовой матрицы) из Z элементов, а Z слоев из k элементов. В связи с тем, что количество слоев меняется и зависит от Z , а время обработки слоя фиксировано, при увеличении Z , т. е. длины кодового слова, будет увеличиваться и время его декодирования. Таким образом, пропускная способность декодера будет сохраняться вне зависимости от Z . В примере предлагаемого ZLayer переупорядочивания (рис. 3) вместо двух классических слоев из трех строк сформировано три ZLayer-слоя по две строки. Первый слой сформирован из первых строк двух исходных слоев, второй слой сформирован из вторых строк двух исходных слоев и т. д. Причем каждый следующий слой ZLayer является циклическим сдвигом предыдущего слоя в секции из Z столбцов (в примере $Z = 3$).

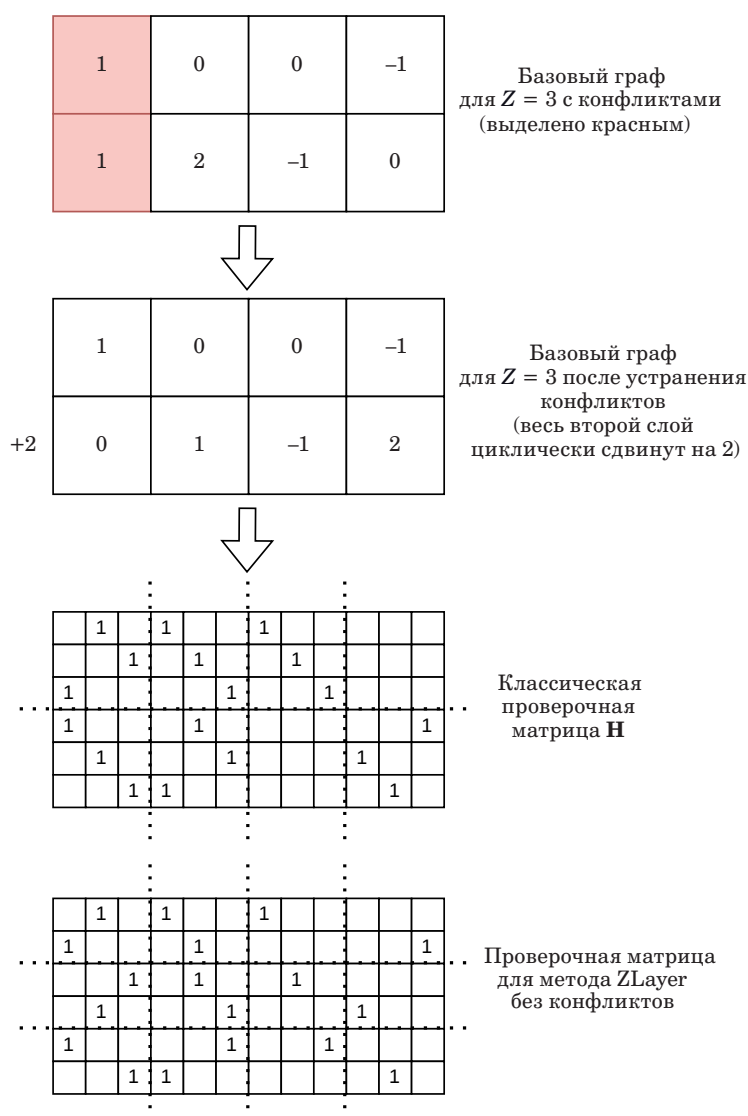
Вес столбца в одном слое теперь может быть больше 1 (см. рис. 3), что будет порождать конфликты при аппаратной параллельной реализации. Решение конфликтов возможно путем циклического сдвига всего исходного слоя на некоторое значение (рис. 4).

Решение конфликтов путем сдвига невозможно, если максимальное количество активных (не -1) элементов в одном из столбцов базового графа больше Z . Однако в SSD-применении коэффициент расширения сильно превышает количество слоев в базовом графе (например, размер базового графа 72×12 , а $Z = 140$) [13].



■ Рис. 3. Формирование слоев в ZLayer

■ Fig. 3. Forming layers in ZLayer



■ **Рис. 4.** Решение конфликтов в ZLayer

■ **Fig. 4.** Conflict resolution in ZLayer

Микроархитектура аппаратного ZLayer-декодера

Аппаратная реализация ZLayer-алгоритма выглядит простой, так как для перехода между слоями достаточно лишь циклически сдвигать элементы. При этом для обработки одного слоя необходимо столько вычислительных элементов, сколько слоев в исходном базовом графе. Ввиду того, что число слоев в исходном базовом графе сильно меньше Z , то и вычислительных элементов требуется меньше по сравнению с классической реализацией (например, всего 12 вместо 140 для SSD-применения).

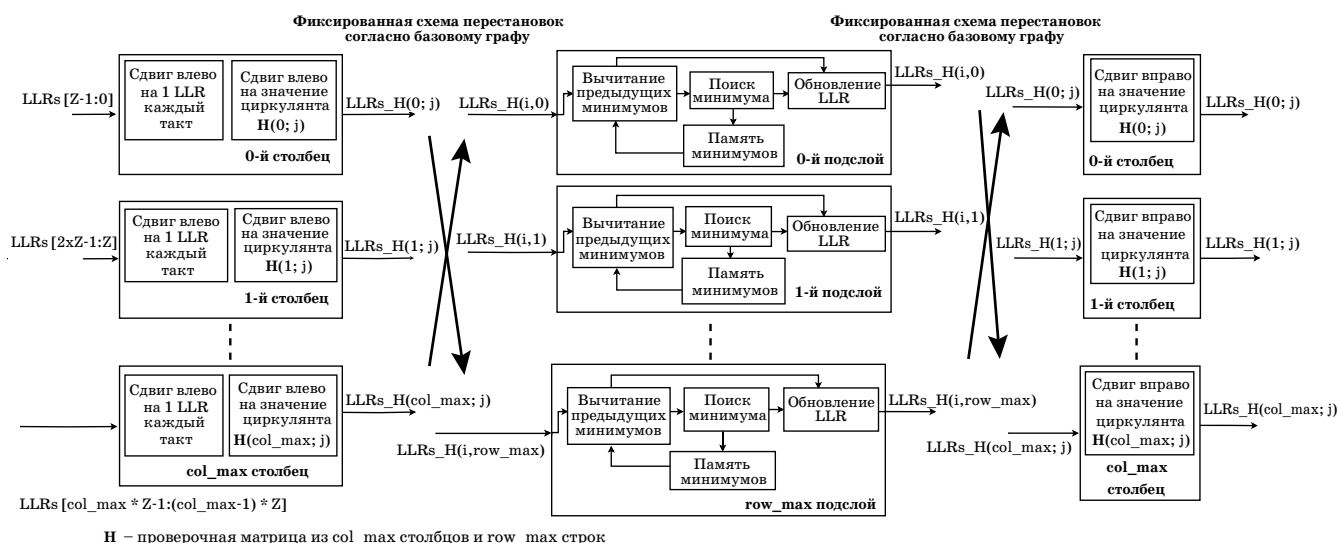
Архитектура ZLayer-декодера для SSD представлена на рис. 5. На вход схемы поступают данные в виде LLR, которые сегментируются согласно заданному Z . Количество сегментов

равно количеству столбцов базовой матрицы: col_max . Схема условно делится на три части. Части разделяются между собой схемой прямой и обратной константной перестановки (схема перестановки не меняется в процессе работы). Для переупорядочивания LLR, относящихся к одному элементу базового графа, применяется блок циклического вращения. Вращение производится на величину циркулянта (значение сдвига из базовой матрицы, взятое по модулю Z).

1. Первая часть содержит входной сдвиговый регистр и блоки вращения влево:

- входной сдвиговый регистр — регистр циклического сдвига на один LLR в пределах цикла, равного заданному Z ;

- блок вращения влево — регистр циклического сдвига влево на величину циркулянта, заданного в матрице H для текущего сегмента Z .



■ **Рис. 5.** Архитектура ZLayer-декодера для SSD

■ **Fig. 5.** ZLayer decoder architecture for SSD

2. Вторая часть содержит основные вычислительные модули в количестве row_max штук. В этой части выполняются три основные операции алгоритма послойного декодирования (см. рис. 2):

- вычитание предыдущих минимумов: из всех LLR, участвующих в Z подслоях (проверка или строка матрицы H), отнимается минимум, вычисленный на предыдущей итерации;
- поиск минимума: среди полученных значений находятся два минимальных по модулю значения и сохраняются в память минимумов;
- обновление LLR: к разностям прибавляются найденные минимумы согласно правилу.

3. Третья часть содержит обратные блоки вращения вправо. Далее модифицированные LLR записываются во входной сдвиговый регистр в соответствующую позицию.

Декодер реализован с использованием конвейера. В начале работы данные записываются в сдвиговые регистры, далее данные двигаются по конвейеру, каждый такт записанные данные в сдвиговом регистре сдвигаются на один LLR. В каждом сегменте данные с нулевого выхода сдвигового регистра сдвигаются влево на константу (циркулянт), заданный в базовой матрице.

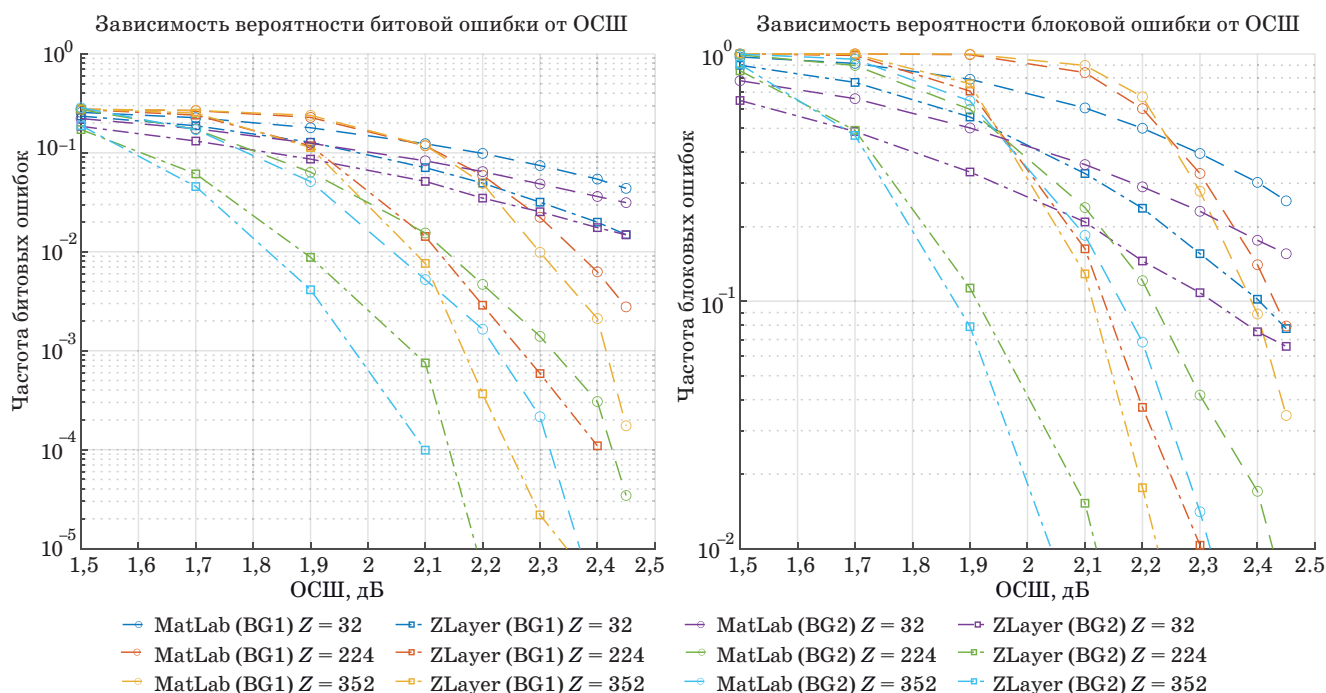
Сформированные на сдвиговых регистрах данные поступают через константную перестановку на схему «вычитание предыдущих минимумов – поиск минимума – обновление LLR». Согласно алгоритму послойного декодирования сначала из входных значений отнимаются соответствующие минимумы, найденные на предыдущем слое, далее находятся новые минимумы, которые записываются в память минимумов. Значения обновляются и поступают на выход второй части.

Результаты оценки корректирующей способности предложенного метода

Известно, что при изменении порядка прохождения по слоям в классическом декодере меняется его исправляющая способность. Для оценки корректирующей способности ZLayer была реализована его программная модель. Моделирование проводилось в среде ПО MatLab на АБГШ-канале. В качестве эталонного решения использовался встроенный в ПО MatLab LDPC-декодер. В качестве стандарта для сравнения декодеров выбран NR 5G. Коэффициенты масштабирования и смещения для обоих декодеров отключены. Графики зависимости количества битовых ошибок и количества пакетных ошибок двух декодеров для различных Z и базовых графов от отношения сигнал/шум (ОСШ) представлены на рис. 6. Эксперименты проведены для всех возможных коэффициентов расширения Z и базовых графов, поддерживаемых стандартом (всего 102 комбинации). Для ZLayer-декодера базовые графы заранее адаптировались для исключения конфликтов. Количество итераций для декодирования – 8.

Как видно на графиках, ZLayer превосходит классический послойный алгоритм декодирования LDPC-кодов. Применение ZLayer-алгоритма дает выигрыш до ~0,3 дБ.

Дополнительно был проведен эксперимент, когда каждый слой разбивался еще на подслой – строки проверочной матрицы, и каждая строка проверочной матрицы обрабатывалась независимо от других и модифицировала апостериорные вероятности. Для классического алгоритма данная модификация незначительна, так как строки проверочной матрицы одного слоя ортогональны.

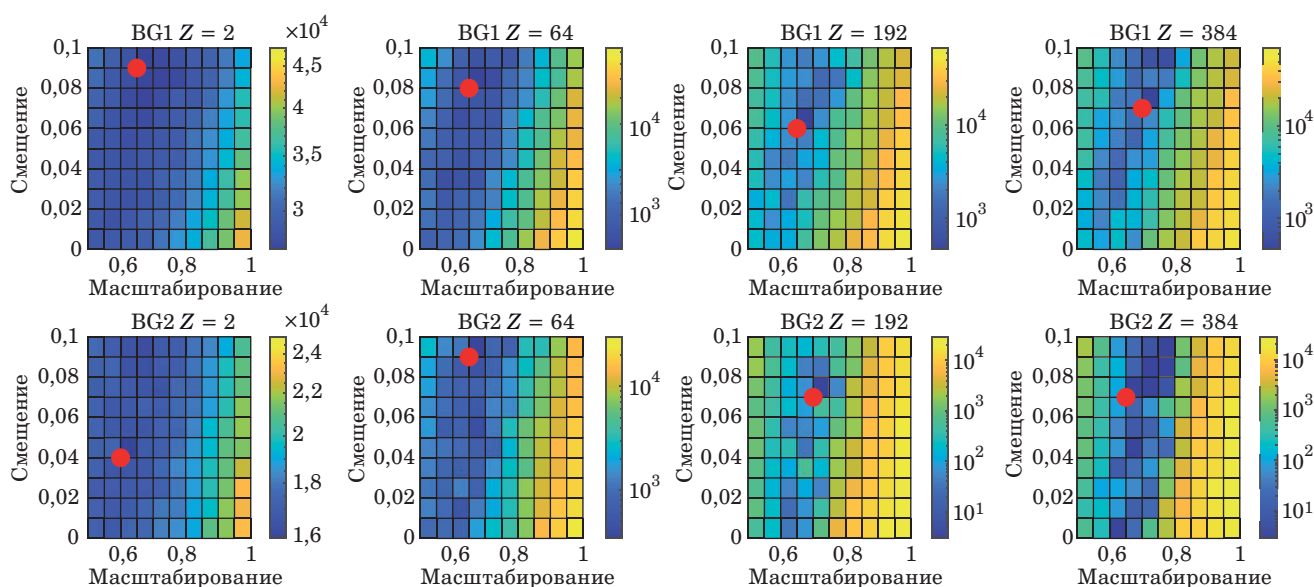


■ **Рис. 6.** Сравнение корректирующей способности классического послойного декодера и ZLayer
 ■ **Fig. 6.** Comparison of the correction capability of the classic layer-by-layer decoder and ZLayer

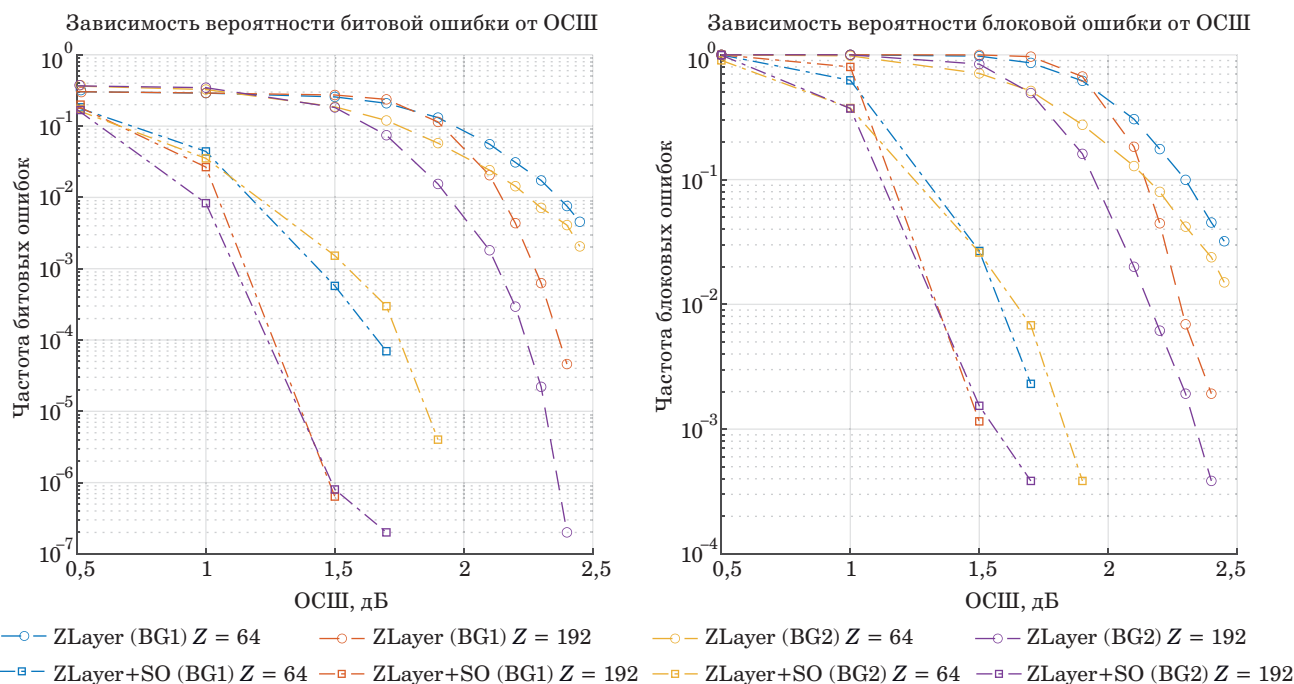
Однако для ZLayer, где могут быть конфликты, данная особенность позволяет получить дополнительный выигрыш до 0,1 дБ. Аппаратная реализация данной модификации ввиду возникших конфликтов доступа в память выглядит затратной.

Дополнительно для алгоритма ZLayer было проведено моделирование в целях подбора оптимальных коэффициентов масштабирования и смещения. Для выбранных Z и базовых графов

проведены измерения зависимости количества битовых ошибок от ОСШ. Затем для каждой конфигурации было найдено общее количество ошибок, возникших при моделировании. Полученные данные объединены и представлены в виде тепловой карты (рис. 7). Красными точками отмечены минимальные значения, т. е. значения масштабирования и смещения, при которых для заданной конфигурации было получено наименьшее количество ошибок в процессе моделирования.



■ **Рис. 7.** Подбор коэффициентов для ZLayer
 ■ **Fig. 7.** Selecting coefficients for ZLayer



■ **Рис. 8.** Улучшение корректирующей способности ZLayer за счет использования коэффициентов масштабирования (0,8) и смещения (0,05)

■ **Fig. 8.** Improving ZLayer's correction capabilities to use Scale (0.8) and Offset (0.05)

Как видно, для различных Z и базовых графов оптимальные значения данных коэффициентов отличаются. Результаты оценки корректирующей способности ZLayer-алгоритма с использованием средних значений масштабирования и смещения представлены на рис. 8. Можно заключить, что применение даже некоторых средних значений масштабирования и смещения для ZLayer-алгоритма (ZLayer + SO) существенно улучшает его корректирующую способность.

Заключение

Представленный метод декодирования обладает постоянной пропускной способностью, что не-

обходимо в некоторых применениях LDPC-кодов, в частности SSD-дисках. Аппаратная реализация представленного метода имеет четкую структуру, а количество вычислительных элементов в нейкратно меньше, чем в классической послойной архитектуре. Кроме этого, анализ корректирующей способности ZLayer-декодера показал улучшения по сравнению с классическим на $\sim 0,3$ дБ. Дополнительного существенного улучшения корректирующей способности предложенного метода можно добиться тонким подбором коэффициентов масштабирования и смещения для конкретных конфигураций, отношений сигнал/шум и номеров итераций.

Литература

1. Ovchinnikov A. A., Veresova A. M., Fominykh A. A. Decoding of linear codes for single error bursts correction based on the determination of certain events. *Информационно-управляющие системы*, 2022, № 6, с. 41–52. doi:10.31799/1684-8853-2022-6-41-52, EDN: UWXZHN
2. Li Y. Analysis and methodological advancements in software-defined error correction codes. *2024 4th International Signal Processing, Communications and Engineering Management Conference (ISPCEM)*, Montreal, QC, Canada, 2024, pp. 133–138. doi:10.1109/ISPCEM64498.2024.00030
3. Ali M. M., Hashim S. J., Chaudhary M. A., Ferré G., Rokhani F. Z., Ahmad Z. A reviewing approach to

- analyze the advancements of error detection and correction codes in channel coding with emphasis on LPWAN and IoT systems. *IEEE Access*, 2023, vol. 11, pp. 127077–127097. doi:10.1109/ACCESS.2023.3331417
4. Хрусталеv В. В. Оценка характеристик открытых декодеров BCH и PC кодов, реализованных на современных FPGA. *Моделирование, оптимизация и информационные технологии*, 2026, т. 14, № 3. <https://moitvvt.ru/ru/journal/article?id=2174> (дата обращения: 08.04.2026). doi:10.26102/2310-6018/2026.54.3.005, EDN: CBXXSV
 5. Garani S. S., Nadkarni P. J., Raina A. Theory behind quantum error correcting codes: An overview. *J Indian Inst Sci*, 2023, vol. 103, pp. 449–495. doi:10.1007/s41745-023-00392-7

6. Lin C.-H., Wang C.-X., Lu C.-K. LDPC decoder design using compensation scheme of group comparison for 5G communication systems. *Electronics*, 2021, vol. 10 (16), 2010. doi:10.3390/electronics10162010
7. Gupta S. H., Virmani B. LDPC for Wi-Fi and WiMAX technologies. 2009 *International Conference on Emerging Trends in Electronic and Photonic Devices & Systems*, Varanasi, India, 2009, pp. 262–265. doi:10.1109/ELECTRO.2009.5441120
8. Чжан В., Газизов Т. Р. LDPC и полярные коды в 6G: сравнительное исследование и унифицированные фреймворки. *Труды учебных заведений связи*, 2025, т. 11, № 5, с. 42–59. doi:10.31854/1813-324X-2025-11-5-42-59, EDN: WXEIHS
9. Portnoy S., Tikhonyuk A., Nikitin S., Voloshin A. Performance evaluation of LDPC codes in 5G NR. 2024 *Systems of Signal Synchronization, Generating and Processing in Telecommunications (SYNCHRO-INFO)*, Vyborg, Russian Federation, 2024, pp. 1–9. doi:10.1109/SYNCHROINFO61835.2024.10617595
10. Ovchinnikov A. A., Fominykh A. A. Decoding of LDPC codes for 5G standard using source distribution. 2020 *Wave Electronics and its Application in Information and Telecommunication Systems (WECONF)*, St. Petersburg, Russia, 2020, pp. 1–5. doi:10.1109/WECONF48837.2020.9131454
11. He Y., Wang Y. Research on Low-Density Parity-Check decoding algorithm for reliable transmission in satellite communications. *Applied Sciences*, 2024, vol. 14, iss. 2, 746. doi:10.3390/app14020746
12. Зинченко М. Ю., Левадный А. М., Гребенко Ю. А. Реализация LDPC декодера на ПЛИС и оптимизация потребляемой мощности. *Т-Comm: Телекоммуникации и транспорт*, 2020, т. 14, № 3, с. 4–10. doi:10.36724/2072-8735-2020-14-3-4-10, EDN: XUZAWE
13. IEEE Standard for Error Correction Coding of Flash Memory Using Low-Density Parity Check Codes. IEEE Std 1890–2018, 2019, vol., no., pp. 1–51. doi:10.1109/IEEESTD.2019.8654228
14. Mo J., Zhai X., Yu M., Fang Y., Han G. SC-GC-LDPC for NAND flash memory: Construction and decoding. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2025, vol. 44, no. 11, pp. 4167–4180. doi:10.1109/TCAD.2025.3563802
15. Song Y., Lv Y., Li W., Liu J., Shi L. Revisiting multiple ECC on high-density NAND flash memory. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2025, vol. 33, no. 6, pp. 1679–1692. doi:10.1109/TVLSI.2025.3551400
16. Pourjabar S., Choi G. S. A high-throughput multi-mode low-density parity-check decoder for 5G new radio. *Int J Circ Theor Appl*, 2022, vol. 50, iss. 4, pp. 1365–1374. doi:10.1002/cta.3208
17. Nadal J., Baghdadi A. Parallel and flexible 5G LDPC decoder architecture targeting FPGA. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2021, vol. 29, iss. 6, pp. 1141–1151. doi:10.1109/TVLSI.2021.3072866
18. Cui H., Ghaffari F., Le K., Declercq D., Lin J., Wang Z. Design of high-performance and area-efficient decoder for 5G LDPC codes. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2021, vol. 68, iss. 2, pp. 879–891. doi:10.1109/TCSI.2020.3038887
19. Chen W., Li Y., Liu D. High-throughput LDPC decoder for multiple wireless standards. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2025, vol. 72, iss. 1, pp. 383–396. doi:10.1109/TCSI.2024.3419425
20. Lu Q., Sham C.-W., Lau F. C. M. On using the cyclically-coupled QC-LDPC codes in future SSDs. 2016 *IEEE Asia Pacific Conference on Circuits and Systems (APCCAS)*, Jeju, Korea (South), 2016, pp. 625–628. doi:10.1109/APCCAS.2016.7804048
21. Liu L.-W., Yuan M.-H., Liao Y.-C., Chang H.-C. A 38.64-Gb/s Large-CPM 2-KB LDPC decoder implementation for NAND flash memories. *IEEE Open Journal of Circuits and Systems*, 2022, vol. 3, pp. 180–191. doi:10.1109/OJCS.2022.3203849
22. Gallager R. G. Low-Density Parity-Check codes. *IRE Transactions on Information Theory*, 1962, vol. 8, no. 1, pp. 21–28. doi:10.1109/TIT.1962.1057683
23. Fossorier M. P. C., Mihaljevic M., Imai H. Reduced complexity iterative decoding of Low-Density Parity Check codes based on belief propagation. *IEEE Transactions on Communications*, 1999, vol. 47, iss. 5, pp. 673–680. doi:10.1109/26.768759
24. Crest J. Du., Garcia-Herrero F., Mhalla M., Savin V., Valls J. Layered decoding of quantum LDPC codes. 2023 *12th International Symposium on Topics in Coding (ISTC)*, Brest, France, 2023, pp. 1–5. doi:10.1109/ISTC57237.2023.10273477
25. Wan H., Cho J., Jang M., Zhang C. J. Low-complexity layered decoding for LDPC codes. 2024 *IEEE Globecom Workshops (GC Wkshps)*, Cape Town, South Africa, 2024, pp. 1–6. doi:10.1109/GCWkshp64532.2024.11100976

UDC 004.056

doi:10.31799/1684-8853-2026-4-41-51

EDN: HPKSPY

Method for layer-by-layer decoding of QC-LDPC codes with constant output throughput (ZLayer)P. S. Poperechny^a, PhD, Tech., Leading Engineer, orcid.org/0009-0008-8127-9854, ynycherepop@mail.ruV. V. Khurstalev^b, Post-Graduate Student, orcid.org/0009-0003-8742-1878^aKNS Group LLC 15, bld. 15, Rochdelskaya St., 123376, Moscow, Russian Federation^bSaint-Petersburg State University of Aerospace Instrumentation, 67, B. Morskaya St., 190000, Saint-Petersburg, Russian Federation

Introduction: When using QC-LDPC codes, the requirements for the dependence of the hardware decoder throughput on the code length vary. For example, for Solid State Drive, it is advantageous for the decoder throughput to be constant for different code lengths. However, existing QC-LDPC decoding algorithms have a linear relationship between the code size and throughput. **Purpose:** To modify the QC-LDPC code decoding method so that it ensures a constant decoding output throughput. **Results:** We propose a modification of the layer-by-layer decoding method, which consists in changing the method for forming layers and their number. Each layer is formed

from components of classical layers. The number of layers is determined by the Z lifting factor for the QC-LDPC code, and the layer size is determined by the number of rows in the base graph of the QC-LDPC code. For this reason, we have decided to name it ZLayer. Increasing the number of layers with increasing code length allows maintaining a constant output throughput of the hardware that implements the method. In addition, we propose a hardware ZLayer decoder microarchitecture. The analysis of the correction capability of the proposed method and decoder reveals a 0.3 dB improvement over classical layer-by-layer decoding. We present the estimates of the method's correction capability using the Scale and Offset coefficients, as well as the results of selecting these coefficients for various parameters of the QC-LDPC code used in 5G mobile networks. **Practical relevance:** The presented solution is proposed for the use in systems with QC-LDPC coding, where constant throughput is required. An increase in the correction capability compared to the generally accepted solution will also positively impact the overall efficiency of the QC-LDPC system.

Keywords – error correction codes, low density parity check codes, layer-by-layer decoding, hardware decoder, QC-LDPC, constant throughput.

For citation: Poperechny P. S., Khrustalev V. V. Method for layer-by-layer decoding of QC-LDPC codes with constant output throughput (ZLayer). *Informatsionno-upravliaiushchie sistemy* [Information and Control Systems], 2026, no. 4, pp. 41–51 (In Russian). doi:10.31799/1684-8853-2026-4-41-51, EDN: HPKSPY

References

- Ovchinnikov A. A., Veresova A. M., Fominykh A. A. Decoding of linear codes for single error bursts correction based on the determination of certain events. *Informatsionno-upravliaiushchie sistemy* [Information and Control Systems], 2022, no. 6, pp. 41–52. doi:10.31799/1684-8853-2022-6-41-52, EDN: UWXZHN
- Li Y. Analysis and methodological advancements in software-defined error correction codes. *2024 4th International Signal Processing, Communications and Engineering Management Conference (ISPCEM)*, Montreal, QC, Canada, 2024, pp. 133–138. doi:10.1109/ISPCEM64498.2024.00030
- Ali M. M., Hashim S. J., Chaudhary M. A., Ferré G., Rokhani F. Z., Ahmad Z. A reviewing approach to analyze the advancements of error detection and correction codes in channel coding with emphasis on LPWAN and IoT systems. *IEEE Access*, 2023, vol. 11, pp. 127077–127097. doi:10.1109/ACCESS.2023.3331417
- Khrustalev V. V. Evaluation of the characteristics of open BCH and RS code decoders implemented on modern FPGAs. *Modeling, Optimization and Information Technology*, 2026, vol. 14, no. 3. Available at: <https://moitvvt.ru/ru/journal/article?id=2174> (accessed 08 April 2026) (In Russian). doi:10.26102/2310-6018/2026.54.3.005, EDN: CBXXSV
- Garani S. S., Nadkarni P. J., Raina A. Theory behind quantum error correcting codes: An overview. *J Indian Inst Sci*, 2023, vol. 103, pp. 449–495. doi:10.1007/s41745-023-00392-7
- Lin C.-H., Wang C.-X., Lu C.-K. LDPC decoder design using compensation scheme of group comparison for 5G communication systems. *Electronics*, 2021, vol. 10 (16), 2010. doi:10.3390/electronics10162010
- Gupta S. H., Virmani B. LDPC for Wi-Fi and WiMAX technologies. *2009 International Conference on Emerging Trends in Electronic and Photonic Devices & Systems*, Varanasi, India, 2009, pp. 262–265. doi:10.1109/ELECTRO.2009.5441120
- Zhang W., Gazizov T. R. LDPC and polar codes in 6G: A comparative study and unified frameworks. *Proceedings of Telecommunication Universities*, 2025, vol. 11, no. 5, pp. 42–59 (In Russian). <https://doi.org/10.31854/1813-324X-2025-11-5-42-59>, EDN: WXEIHS
- Portnoy S., Tikhonyuk A., Nikitin S., Voloshin A. Performance evaluation of LDPC codes in 5G NR. *2024 Systems of Signal Synchronization, Generating and Processing in Telecommunications (SYNCHROINFO)*, Vyborg, Russian Federation, 2024, pp. 1–9. doi:10.1109/SYNCHROINFO61835.2024.10617595
- Ovchinnikov A. A., Fominykh A. A. Decoding of LDPC codes for 5G standard using source distribution. *2020 Wave Electronics and its Application in Information and Telecommunication Systems (WECONF)*, St. Petersburg, Russia, 2020, pp. 1–5. doi:10.1109/WECONF48837.2020.9131454
- He Y., Wang Y. Research on Low-Density Parity-Check decoding algorithm for reliable transmission in satellite communications. *Applied Sciences*, 2024, vol. 14, iss. 2, 746. doi:10.3390/app14020746
- Zinchenko M. Y., Levadnyy A. M., Grebenko Y. A. FPGA LDPC decoder implementation and optimization its power consumption. *T-Comm*, 2020, vol. 14, no. 3, pp. 4–10 (In Russian). doi:10.36724/2072-8735-2020-14-3-4-10, EDN: XUZAWE
- IEEE Standard for Error Correction Coding of Flash Memory Using Low-Density Parity Check Codes*. In: *IEEE Std 1890–2018*, 2019, vol., no., pp. 1–51. doi:10.1109/IEEESTD.2019.8654228
- Mo J., Zhai X., Yu M., Fang Y., Han G. SC-GC-LDPC for NAND flash memory: Construction and decoding. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 2025, vol. 44, no. 11, pp. 4167–4180. doi:10.1109/TCAD.2025.3563802
- Song Y., Lv Y., Li W., Liu J., Shi L. Revisiting multiple ECC on high-density NAND flash memory. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2025, vol. 33, no. 6, pp. 1679–1692. doi:10.1109/TVLSI.2025.3551400
- Pourjabar S., Choi G. S. A high-throughput multimode low-density parity-check decoder for 5G new radio. *Int J Circ Theor Appl*, 2022, vol. 50, iss. 4, pp. 1365–1374. doi:10.1002/cta.3208
- Nadal J., Baghdadi A. Parallel and flexible 5G LDPC decoder architecture targeting FPGA. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2021, vol. 29, iss. 6, pp. 1141–1151. doi:10.1109/TVLSI.2021.3072866
- Cui H., Ghaffari F., Le K., Declercq D., Lin J., Wang Z. Design of high-performance and area-efficient decoder for 5G LDPC codes. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2021, vol. 68, iss. 2, pp. 879–891. doi:10.1109/TCSI.2020.3038887
- Chen W., Li Y., Liu D. High-throughput LDPC decoder for multiple wireless standards. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2025, vol. 72, iss. 1, pp. 383–396. doi:10.1109/TCSI.2024.3419425
- Lu Q., Sham C.-W., Lau F. C. M. On using the cyclically-coupled QC-LDPC codes in future SSDs. *2016 IEEE Asia Pacific Conference on Circuits and Systems (APCCAS)*, Jeju, Korea (South), 2016, pp. 625–628. doi:10.1109/APCCAS.2016.7804048
- Liu L.-W., Yuan M.-H., Liao Y.-C., Chang H.-C. A 38.64-Gb/s Large-CPM 2-KB LDPC decoder implementation for NAND flash memories. *IEEE Open Journal of Circuits and Systems*, 2022, vol. 3, pp. 180–191. doi:10.1109/OJCS.2022.3203849
- Gallager R. G. Low-Density Parity-Check codes. *IRE Transactions on Information Theory*, 1962, vol. 8, no. 1, pp. 21–28. doi:10.1109/TIT.1962.1057683
- Fossorier M. P. C., Mihaljevic M., Imai H. Reduced complexity iterative decoding of Low-Density Parity Check codes based on belief propagation. *IEEE Transactions on Communications*, 1999, vol. 47, iss. 5, pp. 673–680. doi:10.1109/26.768759
- Crest J. Du., Garcia-Herrero F., Mhalla M., Savin V., Valls J. Layered decoding of quantum LDPC codes. *2023 12th International Symposium on Topics in Coding (ISTC)*, Brest, France, 2023, pp. 1–5. doi:10.1109/ISTC57237.2023.10273477
- Wan H., Cho J., Jang M., Zhang C. J. Low-complexity layered decoding for LDPC codes. *2024 IEEE Globecom Workshops (GC Wkshps)*, Cape Town, South Africa, 2024, pp. 1–6. doi:10.1109/GCWkshp64532.2024.11100976